

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-138851

(43)Date of publication of application : 20.05.1994

(51)Int.Cl.

G09G 3/36  
G02F 1/133  
G02F 1/136

(21)Application number : 04-292832

(71)Applicant : NEC CORP

(22)Date of filing : 30.10.1992

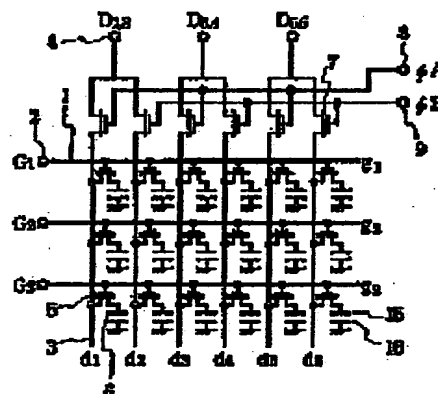
(72)Inventor : SUKEGAWA OSAMU

## (54) ACTIVE MATRIX LIQUID CRYSTAL DISPLAY

## (57)Abstract:

**PURPOSE:** To decrease the number of input terminals and the number of driving circuits by providing a switch on the input terminal side and charging data signals of signal lines through the operation of the switch, and requiring only one input terminal for plural signal lines.

**CONSTITUTION:** The switch 7 consisting of a TFT is provided on the input terminal side of source electric conductors 3 (d1-d6), and every two electric conductors are connected to form source input terminals 4 (D1,2, D3,4, and D5,6). Then the switch 7 is controlled with switch control signals  $\phi$ A and  $\phi$ B of two phases inputted from switch selection terminals 8 and 9. Further, driving circuits for a data signal and an address signal are provided at a source input terminal 4 and a gate input terminal 2 respectively. Thus, the active matrix liquid crystal display is equipped with an active element constituting the switch 7 at the signal input terminal of its TFT substrate and plural input terminals are driven by one driving circuit on a time-division basic.



## LEGAL STATUS

[Date of request for examination] 20.12.1996

[Date of sending the examiner's decision of rejection] 19.10.1999

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平6-138851

(43)公開日 平成6年(1994)5月20日

(51)Int.Cl. <sup>8</sup>	識別記号	庁内整理番号	F I	技術表示箇所
G 0 9 G 3/36		7319-5G		
G 0 2 F 1/133	5 5 0	9226-2K		
1/136	5 0 0	9018-2K		

審査請求 未請求 請求項の数 2 (全 3 頁)

(21)出願番号 特願平4-292832

(22)出願日 平成4年(1992)10月30日

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 助川 統

東京都港区芝五丁目7番1号日本電気株式  
会社内

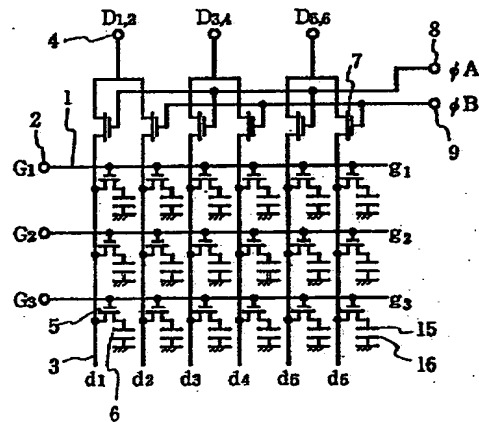
(74)代理人 弁理士 京本 直樹 (外2名)

(54)【発明の名称】 アクティブマトリクス液晶ディスプレイ

(57)【要約】

【目的】 アクティブマトリクス液晶ディスプレイにおいて、信号入力端子数をへらすことにより、高精細パネルの端子接続を容易なものとし、又、ドライバーのコストダウンを行なう。

【構成】 信号線の入力端子側にスイッチとなる能動素子をもうけ、入力端子側を複数込結合し、1つのドライバーで駆動する。このとき、スイッチを適当にオンオフすることにより、1つのドライバーから送出される複数の信号線に対応するデータをデマルチプレクスして信号線にふりわけ、アドレスしてデータの書き込みを行なう。



- |            |                |
|------------|----------------|
| 1: ゲート配線   | 7: スイッチ        |
| 2: ゲート入力端子 | 8, 9: スイッチ選択端子 |
| 3: ソース配線   | 15: 表示電極       |
| 4: ソース入力端子 | 16: 対向電極       |
| 5: TFT     |                |
| 6: 液晶キャパシタ |                |

1

## 【特許請求の範囲】

【請求項1】 TFTを用いたアクティブマトリクス液晶ディスプレイにおいて、TFT基板の信号入力端子と信号配線間にスイッチとなる能動素子をもうけたことを特徴とするアクティブマトリクス液晶ディスプレイ。

【請求項2】 スイッチをもうけた信号線の入力端子を複数個結合したことを特徴とする請求項1記載のアクティブマトリクス液晶ディスプレイ。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、アクティブマトリクス液晶ディスプレイに関し、特にそのTFT基板の周辺部の構造に関する。

## 【0002】

【従来の技術】 従来のアクティブマトリクス液晶ディスプレイの等価回路を図3に、そして駆動信号タイミングチャートを図4に示す。ソース入力端子4には表示データ信号が印加され、ゲート入力端子2にはTFT5をオン・オフするためのアドレスパルス13が線順次に印加される。このゲート電位がハイレベル（典型的には、20V程度）になるとTFT5がオン状態となり、ソース配線3に印加されているデータ信号14を表示電極15に書き込む。この様にして、表示電極15と対向電極16（図3では、グラウンドとしている）の間にはさまれる液晶キャパシタ6にデータ信号14を記憶し、液晶分子の配向状態を制御することによって表示動作を行なう。液晶ディスプレイパネルにはソース配線3及びゲート配線1に対応するソース入力端子4とゲート入力端子2がもうけられ、駆動ICから必要な駆動信号が与えられる。

## 【0003】

【発明が解決しようとする課題】 この従来のアクティブマトリクス液晶ディスプレイでは周辺の駆動ドライバーは外付けとなるためドライバーのコストが高くなり、又、EWS、HDTV等に代表される高精細表示においては、接続端子数がぼう大なものとなり、又、端子間にピッチがせまくなるため、接続そのものが非常に困難になるという欠点を有している。このため、移動度の高い多結晶シリコンを用いて周辺回路を同時に形成する試みがされているが、良好な特性、歩留りを得るのは困難な状態である。

## 【0004】

【課題を解決するための手段】 本発明のアクティブマトリクス液晶ディスプレイは、そのTFT基板の信号入力

2

端にスイッチとなる能動素子を備えており、複数の入力端を1つのドライブ回路で時分割駆動するようにしたことを特徴とする。

## 【0005】

【実施例】 次に本発明について図面を参照して説明する。図1は本発明の一実施例の等価回路図である。ソース配線3（ $d_1 \sim d_6$ ）の入力端側にTFTによるスイッチ7が設けられており、2本ずつ接続されてソース入力端子4（ $D_{1,2}$ 、 $D_{3,4}$ 、 $D_{5,6}$ ）を形成している。スイッチ7はスイッチ選択端子8、9から入力される2相のスイッチ制御信号 $\phi A$ 、 $\phi B$ によって制御される。ソース入力端子4及びゲート入力端子2には、それぞれデータ信号及びアドレス信号の駆動回路がもうけられている。

【0006】 図2は図1の回路を動作させる場合のタイミングチャートである。図2はソース1ライン目と2ライン目に関係する信号について示してある。10はソース入力信号、13はゲートアドレス信号である。

## 【0007】

【発明の効果】 以上説明したように本発明は、入力端側にスイッチをもうけ、そのスイッチの開閉により信号線のデータ信号充電を行なうことにより複数の信号線の入力端子を1つにすることが可能であり、従って入力端子数の低減、駆動回路数の低減を可能とする。

## 【図面の簡単な説明】

【図1】 本発明の一実施例の回路図である。

【図2】 図1に示した液晶パネルを駆動する信号のタイミングチャートである。

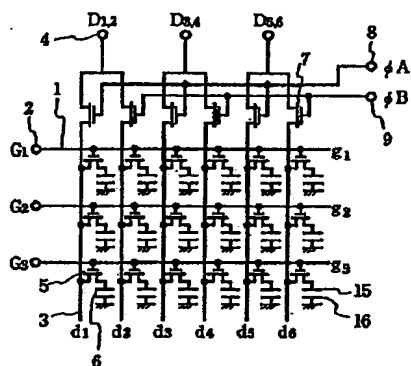
【図3】 従来のアクティブマトリクス液晶ディスプレイの回路図である。

【図4】 図3に示した回路図の駆動信号タイミングチャートである。

## 【符号の説明】

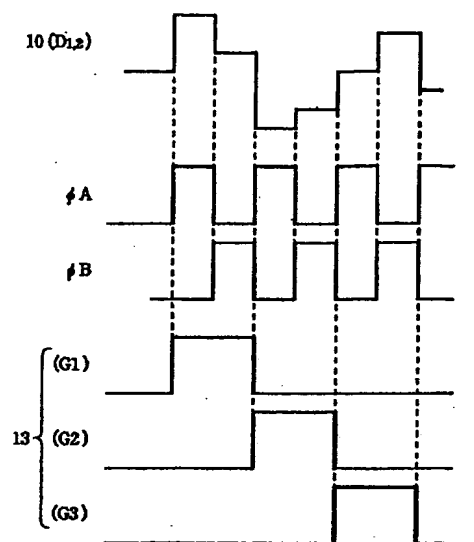
- 1 ゲート配線
- 2 ゲート入力端子
- 3 ソース配線
- 4 ソース入力端子
- 5 TFT
- 6 液晶キャパシタ
- 7 スイッチ（TFT）
- 8, 9 スイッチ選択端子
- 15 表示電極
- 16 対向電極

【図1】

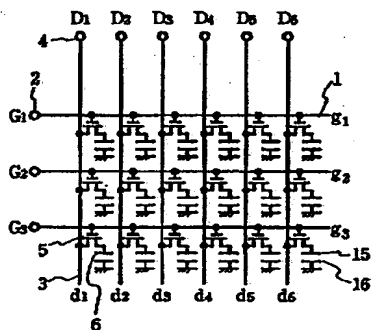


- 1: ゲート配線      7: スイッチ  
 2: ゲート入力端子    8, 9: スイッチ選択端子  
 3: ソース配線      15: 表示電極  
 4: ソース入力端子    16: 対向電極  
 5: TFT  
 6: 液晶キャパシタ

【図2】



【図3】



- 1: ゲート配線  
 2: ゲート入力端子  
 3: ソース配線  
 4: ソース入力端子  
 5: TFT  
 6: 液晶キャパシタ  
 15: 表示電極  
 16: 対向電極

【図4】

